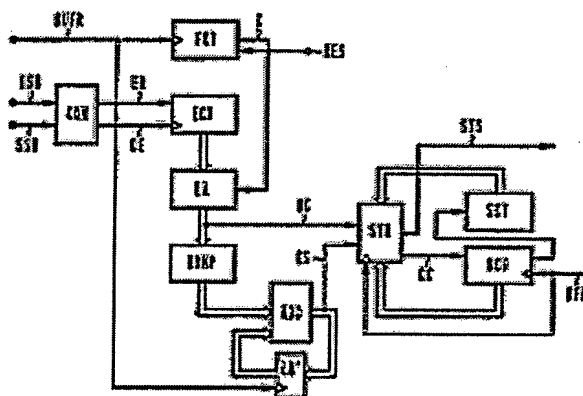


Receiver time base synchronisation method

Patent number: DE19525426
Publication date: 1996-11-28
Inventor: GAPSKI DIETMAR DIPL ING (DE); WEDI CHRISTOPH DIPL ING (DE)
Applicant: SIEMENS AG (DE)
Classification:
- international: H04L7/033; H04Q7/34; H04B7/26
- european: H04L7/08, H04B7/26V6D2
Application number: DE19951025426 19950712
Priority number(s): DE19951025426 19950712

Abstract of DE19525426

The method involves detecting a synchronisation signal in the received data and comparing it to a reference timing signal. An error signal is generated to show the deviation of the actual synchronisation signal from the reference signal. The error signals are counted during a predetermined time period, and the number of error signals is stored. A correction signal is calculated on the basis of the number of error signals for synchronisation during a break in reception. During an interruption the receiver is synchronised with the assumed transmitter timing, even when no actual signal is received.



Data supplied from the **esp@cenet** database - Worldwide

Beschreibung

Die Erfindung betrifft ein Verfahren zur Synchronisation der Zeitbasis einer Empfangseinheit auf die Zeitbasis einer Sendeeinheit bei einer Telekommunikationseinrichtung.

Da die Zeitbasen von Sendeeinheit und Empfangseinheit einer Telekommunikationseinrichtung — beispielsweise von Basisstation und Mobilteil eines Schnurlosystems — voneinander abweichen, wird eine Synchronisation im normalen Betrieb, d. h. während einer bestehenden Verbindung, fortlaufend durchgeführt. So werden beispielsweise bei einem DECT-Schnurlosystem (Digital European Cordless Telecommunication) Synchronisationsdaten zur Taktrückgewinnung und zur Synchronisation der Empfangseinheit im jeweiligen Kanalzeitschlitz eines Übertragungsrahmens bei jedem Datenburst gesendet — siehe "Struktur des DECT-Standards", von U. Pilger, Nachrichtentechnik Elektronik 42 (1992), Januar/Februar, No 1., Seiten 23 bis 29.

Aus dem Buch von Bernard Sklar: "Digital Communications; Fundamentals and Applications", Prentice Hall, 1988, Seiten 456 bis 458 ist ein Verfahren zur Synchronisation einer Empfangseinheit bekannt, bei dem unter Verwendung einer Regelschleife ein Datentakt signal auf die in der Empfangseinheit eintreffenden Datensymbole synchronisiert wird. Zu diesem Zweck werden durch getrennte Integration eines Eingangssignals, bestehend aus einem oder mehreren Datensymbolen, über ein erstes Zeitintervall und über ein zweites Zeitintervall zwei Vergleichssignale gebildet. Aus der Differenz der beiden Vergleichssignale ergibt sich bei Abweichung des Datentakt signals von den eintreffenden Datensymbolübergängen ein Fehlersignal, das von einem in der Regelschleife angeordneten Oszillator als Korrektursignal für das am Ausgang abgegebene Datentakt signal im Empfangsfall während einer Verbindung verwendet wird.

Bei einer Verbindungsunterbrechung zwischen der Sendeeinheit und der Empfangseinheit ist ein Wiederaufbau der Verbindung nur innerhalb einer minimalen Zeitdauer im Millisekundenbereich möglich, so daß bei Empfangsausfall in der Empfangseinheit ein Synchronisationsverlust droht.

Es ist Aufgabe der vorliegenden Erfindung, ein Verfahren der eingangs genannten Art zu schaffen, durch das auch bei Empfangsausfall die Synchronisation in der Empfangseinheit aufrechterhalten werden kann.

Diese Aufgabe wird gemäß der Erfindung durch die Merkmale des Patentanspruchs 1 gelöst. Weiterbildungen der Erfindung sind in Unteransprüchen angegeben.

Aus den während einer bestehenden Verbindung empfangenen Synchronisationsdaten wird von der Empfangseinheit ein Ist-Synchronisationssignal ermittelt und mit einem Soll-Synchronisationssignal bezüglich deren Lage zueinander verglichen. Bei jeder Abweichung des Ist-Synchronisationssignals von dem Soll-Synchronisationssignal wird ein Fehlersignal erzeugt und in einem festgelegten Zeitabschnitt die auftretenden Fehlersignale gezählt sowie deren Anzahl gespeichert. Von der Empfangseinheit wird aus der Anzahl der gespeicherten Fehlersignale jeweils ein Korrektursignal abgeleitet, das im Empfangsfall während einer Verbindung und/oder bei Empfangsausfall während einer Verbindungsunterbrechung zur Synchronisation verwendet wird. Auf diese Weise wird die Dauer der Verbindungsunterbrechungszeit, in der eine Synchronisation der Zeitbasis der Empfangseinheit noch erfolgt,

verlängert. Die Verlängerung der Zeitdauer der Verbindungsunterbrechung ohne Synchronisationsverlust erhöht die Wahrscheinlichkeit, daß inzwischen die Verbindung wiederhergestellt ist und damit ein im Datenburst übertragenes und zur Synchronisation vorgesehenes Synchronisationsbit zur Verfügung steht.

Die Erfindung wird anhand eines in einer Figur dargestellten Ausführungsbeispiels näher erläutert, die eine Empfangseinheit einer Telekommunikationseinrichtung mit den Einrichtungen zur Synchronisation der Zeitbasis bei Empfangsausfall zeigt.

Die Telekommunikationseinrichtung ist beispielsweise ein DECT-Schnurlosystem mit einer Basisstation und mindestens einem Mobilteil zur drahtlosen Signalübertragung über die Luftschnittstelle. Das oder die Mobilteile und die Basisstation können jeweils als Empfangseinheit oder als Sendeeinheit zur Signalübertragung verwendet werden. Da in der Regel die Zeitbasen von Basisstation und Mobilteil voneinander abweichen, erfolgt während einer bestehenden Verbindung eine fortlaufende Synchronisation zur Neutralisierung der Abweichungen. So werden Synchronisationsdaten zur Taktrückgewinnung und zur Synchronisation der Empfangseinheit in jedem Kanalzeitschlitz eines Übertragungsrahmens — beispielsweise eines TDMA-Rahmens (Time Division Multiple Access) — von der Sendeeinheit zur Empfangseinheit mit jedem Datenburst ausgesendet. Bei dem DECT-Schnurlosystem enthalten die Synchronisationsdaten beispielsweise ein Synchronisationswort mit einer Wortbreite von 16 Bit.

Die in der Empfangseinheit eintreffenden Daten des Datenbursts werden in ein Schieberegister eingeschrieben, dessen Registerinhalt jeweils mit dem für das DECT-Schnurlosystem fest vorgegebenen und bekannten Synchronisationswort solange verglichen wird, bis die richtigen Synchronisationsdaten erkannt sind. Von der Empfangseinheit wird das im empfangenen Synchronisationswort enthaltene Ist-Synchronisationsbit ISB ermittelt und mit einem Soll-Synchronisationsbit SSB, das als Referenzbit dient, bezüglich deren Lage zueinander verglichen. Die Empfangseinheit weist einen Vergleichler COM auf, dessen Eingängen das Ist-Synchronisationsbit ISB und das Soll-Synchronisationsbit SSB zugeführt werden. Liegt das Ist-Synchronisationsbit ISB zu früh oder zu spät gegenüber dem Soll-Synchronisationsbit SSB, d. h. die Bitpositionen der beiden Synchronisationsbits sind verschieden, liefert der Vergleichler COM ein Fehlersignal ER. Darüberhinaus gibt der Vergleichler COM ein Steuersignal CE ab, das das zu frühe oder zu späte Eintreffen des Ist-Synchronisationsbits ISB anzeigt.

An den Vergleichler COM ist eine Fehlerzähleinrichtung ECT angeschaltet, die an seinem Dateneingang das Fehlersignal ER und an seinem Takteingang das Steuersignal CE vom Vergleichler COM empfängt. Dabei ist die zeitliche Folge der ermittelten Fehlersignale — z. B. 0000111100101010... — ein Maß für die Differenz der Zeitbasen von Empfangseinheit und Sendeeinheit.

Die Fehlersignale bestehen aus Fehlerbits, d. h. jeweils aus einer binären Null oder einer binären Eins, wobei eine Null keine Abweichung und eine Eins ein zu frühes Ist-Synchronisationsbit bzw. ein zu spätes Ist-Synchronisationsbit bedeutet.

Das Zählen der Fehlersignale ER erfolgt durch die Fehlerzähleinrichtung ECT in einem festgelegten Zeitabschnitt, dessen Dauer durch eine Taktfrequenz BUFR für die Datenburstübertragung und durch die Anzahl

der Zähl Schritte einer Rahmenzähleinrichtung FCT bestimmt wird. Die Rahmenzähleinrichtung FCT empfängt an ihrem Takteingang die Taktfrequenz BUFR und sendet an ihrem Datenausgang ein Zähl signal C, das jeweils den aktuellen Zähl schritt angibt. Die Rahmenzähleinrichtung FCT weist einen Rücksetzeingang auf, an dem sie durch ein Rücksetzsignal RES zurückgesetzt werden kann, sobald Empfangsausfall während einer Verbindungsunterbrechung zwischen Sendeeinheit und Empfangseinheit auftritt. Durch das Rücksetzen wird eine fehlerhafte Ermittlung der Anzahl der in dem festgelegten Zeitabschnitt aufgezeichneten Fehlersignale verhindert.

Die Fehlerzähleinrichtung ECT und die Rahmenzähleinrichtung FCT sind beispielsweise binäre Zähleinrichtungen. Das höchstwertige Bit an den parallelen Datenausgängen der Fehlerzähleinrichtung ECT ist ein Vorzeichenbit, das anzeigt, ob die Zeitbasis der Empfangseinheit schneller oder langsamer ist als die Zeitbasis der Sendeeinheit. An die Fehlerzähleinrichtung ECT ist ein Speicher LA zur Speicherung der von der Fehlerzähleinrichtung ECT gelieferten Anzahl von Fehlersignalen in dem festgelegten Zeitabschnitt angeschlossen. Der Speicher LA weist neben parallelen Dateneingängen zur Übernahme der Fehlersignalanzahl einen Steuereingang auf, der mit dem von der Rahmenzähleinrichtung FCT erzeugten Zähl signal C beschaltet ist. Angenommen, die Taktfrequenz BUFR beträgt 100 Hz, was eine Übertragungsrahmendauer von 10 ms bedeutet, und die Bitbreite der binären Rahmenzähleinrichtung FCT ist 7 Bit, was zu insgesamt 128 Zähl schritten führt, ergibt sich ein Zeitabschnitt für die Aufzeichnung der Fehlersignale von insgesamt 1,28 Sekunden. Der Speicher LA besteht beispielsweise aus einem Latch, in dem die in der Fehlerzähleinrichtung ECT ermittelte Fehlersignalanzahl am Ende der durch die Rahmenzähleinrichtung FCT festgelegten Zählperiode eingetragen ist.

Bei Empfangsausfall während einer Verbindungsunterbrechung zwischen Sendeeinheit und Empfangseinheit wird die im Speicher LA abgelegte Anzahl von Fehlersignalen — beispielsweise veranlaßt durch eine Steuereinrichtung in der Empfangseinheit — ausgelesen. Das an den parallelen Datenausgängen des Speichers LA anliegende höchstwertige Datenbit liefert ein Vorzeichensignal BC, das einer Synchronisationseinrichtung SYU zugeführt wird. Die Datenausgänge des Speichers LA sind mit Dateneingängen einer nachgeschalteten Komplementschaltung KOMP verbunden, die aus parallel angeordneten EXOR-Gattern und einem Addierer besteht. Durch eine erste Reihe von EXOR-Gattern wird das höchstwertige Datenbit jeweils mit den übrigen parallel ausgelesenen Datenbits des Speichers LA verknüpft. Eine zweite Reihe von EXOR-Gattern verschaltet fest angelegte Datenbits, bestehend aus einer Folge von Nullen, mit dem niedrigstwertigen Datenbit der Speichereinrichtung LA. Die sich ergebenden Ausgangssignale der EXOR-Gatter werden in einem Addierer summiert. Der Zweck der Komplementschaltung KOM besteht darin, die auf das höchstwertige Datenbit folgenden Datenbits dann zu invertieren, wenn ein negativer Speicherinhalt (höchstwertiges Datenbit im Speicher LA ist eine Eins) vorliegt.

An die Komplementschaltung KOMP ist ein Addierer ADD angeschlossen, der die aus dem Speicher LA ausgelesenen und bei negativem Speicherinhalt invertierten Datenbits mit Ausnahme des höchstwertigen Datenbits an parallelen Dateneingängen übernimmt. Addiert werden diese Datenbits mit Datenbits, die an den parallelen

Datenausgängen des Addierers ADD ausgegeben, in einem nachgeschalteten Speicher LA' zwischengespeichert und von dort an weitere parallele Dateneingänge, zeitlich um einen Taktzyklus verzögert, abgegeben werden. Die zeitliche Verzögerung der an den Datenausgängen des Addierers ADD abgegebenen Datenbits erfolgt jeweils durch die Taktperiode der Taktfrequenz BUFR. Der Speicher LA' besteht ebenfalls aus einem Latch, dessen Takteingang die Taktfrequenz BUFR empfängt. Die Dateneingänge der Speichereinrichtung LA' sind an die Datenausgänge der Addiereinrichtung ADD angeschlossen. Dabei ist die Datenbreite des Speichers LA' und somit die Anzahl der von der Addiereinrichtung ADD zu addierenden Datenbits identisch mit der Datenbreite der im Speicher LA gespeicherten Anzahl der Fehlersignale.

An den Datenausgängen des Addierers ADD wird jeweils an der höchstwertigen Bitstelle des Additionsergebnisses ein Korrektursignal CS abgenommen und der Synchronisationseinrichtung SYU zugeführt. Durch die synchrone Taktsteuerung der Rahmenzähleinrichtung FCT und des Speichers LA' mit der Taktfrequenz BUFR wird bei jeder Taktperiode ein Korrektursignal CS erzeugt. Das Korrektursignal CS wird von der Synchronisationseinrichtung SYU mit dem Vorzeichensignal BC verknüpft, so daß ein Ausgangssignal SYS zur Synchronisation und ein Zählsteuersignal CC für eine Bitzähleinrichtung BCT abgegeben wird. Das Zählsteuersignal CC bewirkt das Inkrementieren bzw. das Dekrementieren der Bitzähleinrichtung BCT für den Fall, daß das Vorzeichensignal BC negativ bzw. positiv ist. Das Ausgangssignal SYS wird abgegeben, sobald der Synchronisationsdaten aufweisende Kanalschlitz des Übertragungsrahmens im Empfangsfall vorliegt bzw. bei Empfangsausfall vorliegen sollte. Durch die Addition der um einen Taktzyklus verzögerten Datenbits mit den aktuellen Datenbits in dem Addierer ADD kann an dem das höchstwertige Datenbit führenden Datenausgang bei Empfangsausfall eine Folge von Korrektursignalen CS aus der im Empfangsfall gespeicherten Anzahl von Fehlerbits nachgebildet werden.

Da in dem jeweiligen Übertragungsrahmen zur Übertragung der Synchronisationsdaten und der Nutzdaten jeweils mehrere Zeitschlitzze zur Übertragung einer Vielzahl von Datenbits während eines Datenbursts zusammengefaßt sind, weist die Empfangseinheit neben der Bitzähleinrichtung BCT für die Datenbits in jedem einzelnen Zeitschlitz auch eine Zeitschlitzzähleinrichtung SCT für die Anzahl der Zeitschlitzze auf. Dabei ist der Datenausgang der Bitzähleinrichtung BCT an den Dateneingang der Zeitschlitzzähleinrichtung SCT angeschlossen. Die Bitzähleinrichtung BCT verfügt über einen Takteingang, der mit einer Bittaktfrequenz BFR beschaltet ist. Die Bittaktfrequenz BFR liegt dabei wesentlich höher als die Taktfrequenz BUFR, beispielsweise im MHz-Bereich.

Die parallelen Datenausgänge der Bitzähleinrichtung BCT und die parallelen Datenausgänge der Zeitschlitzzähleinrichtung SCT sind mit Dateneingängen der Synchronisationseinrichtung SYU verbunden. Außerdem weist die Synchronisationseinrichtung SYU einen Takteingang auf, der mit der Bittaktfrequenz BFR beschaltet ist. Das Korrektursignal CS hat zusammen mit dem Vorzeichensignal BC die Funktion, insbesondere bei Empfangsausfall die Synchronisation in der Empfangseinheit aufrechtzuerhalten, da während einer Verbindungsunterbrechung kein Synchronisationsbit in den Synchronisationsdaten empfangen werden kann. Dies

führt zu einer Verlängerung der Ausfallzeit während der Verbindungsunterbrechung ohne Synchronisationsverlust in der Empfangseinheit der Telekommunikationseinrichtung. Sobald die Verbindung zwischen der Sendeinheit und der Empfangseinheit wieder besteht, kann die Synchronisation anhand des in den übertragenen Synchronisationsdaten enthaltenen Synchronisationsbits durchgeführt werden.

Es ist möglich, das Ausgangssignal SYS als Soll-Synchronisationsbit SSB auf den Vergleicher COM rückzuführen, um auch im Empfangsfall während einer Verbindung die Synchronisation anhand des Korrektursignals CS und des Vorzeichensignals BC unter Verwendung der Synchronisationseinrichtung SYU durchzuführen.

Patentansprüche

1. Verfahren zur Synchronisation der Zeitbasis einer Empfangseinheit auf die Zeitbasis einer Sendeinheit bei einer Telekommunikationseinrichtung, bei dem von der Empfangseinheit ein Korrektursignal im Empfangsfall während einer Verbindung zur Synchronisation verwendet wird, dadurch gekennzeichnet, daß

— Synchronisationsdaten empfangen werden, aus denen ein Ist-Synchronisationssignal (ISB) ermittelt wird, das mit einem Soll-Synchronisationssignal (SSB) verglichen wird, ob das Ist-Synchronisationssignal (ISB) früher oder später liegt als das Soll-Synchronisationssignal (SSB),

— ein Fehlersignal (ER) bei jeder Abweichung der beiden Synchronisationssignale (ISB, SSB) erzeugt und in einem festgelegten Zeitabschnitt die auftretenden Fehlersignale (ER) gezählt werden sowie die Anzahl der Fehlersignale (ER) gespeichert wird und daß

— aus der Anzahl der gespeicherten Fehlersignale (ER) jeweils ein Korrektursignal (CS) abgeleitet wird, das auch bei Empfangsausfall während einer Verbindungsunterbrechung zur Synchronisation verwendet wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß zusätzlich zum jeweiligen Korrektursignal (CS) ein Vorzeichensignal (BC) abgeleitet wird und daß von einer Synchronisationseinrichtung (SYU) aus dem Korrektursignal (CS) und dem Vorzeichensignal (BC) ein Ausgangssignal (SYS) zur Synchronisation und ein Zählsteuersignal (CC) zum Inkrementieren oder Dekrementieren einer Bitzähleinrichtung (BCT) bei Ausgabe des Ausgangssignals (SYS) erzeugt werden.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß das Ausgangssignal (SYS) dann abgegeben wird, wenn in der Empfangseinheit der Zeitschlitz eines Übertragungsrahmens mit den darin enthaltenen Synchronisationsdaten vorliegt.

4. Verfahren nach Anspruch 2 oder 3, dadurch gekennzeichnet, daß das Ausgangssignal (SYS) als Soll-Synchronisationssignal (SSB) zum Vergleich mit dem Ist-Synchronisationssignal (ISB) rückgeführt wird.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Korrektursignale (CS) dadurch erzeugt werden, daß die gespeicherte Anzahl der Fehlersignale (ER) als Eingangssignale einem Addierer (ADD) zugeführt wird, die Ausgangssignale des Addierers (ADD) um

eine Taktperiode einer Taktfrequenz verzögert und die verzögerten Ausgangssignale als Eingangssignale zu der Anzahl der Fehlersignale (ER) addiert werden.

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Dauer des Zeitabschnitts durch die Periodendauer einer Taktfrequenz (BUFR), die für einen die Synchronisationsdaten enthaltenden Übertragungsrahmen verwendet wird, und durch die Anzahl der Zähl-schritte einer Rahmenzähleinrichtung (FCT), die die Taktfrequenz (BUFR) empfängt, bestimmt wird.

Hierzu 1 Seite(n) Zeichnungen

